

DIGI 3	Lehrfach: Grundlagen der Digitaltechnik Versuch: Digitaltechnik 3	 Fakultät Elektrotechnik und Informatik
© Hochschule Zittau/Görlitz; Fakultät Elektrotechnik und Informatik		

Prof. Bischoff

November 2016

Bearb.: Dipl.Ing. (FH) Pohl

Versuchsziel

- Kennenlernen von programmierbaren Logikbausteinen CPLD`s (Complex Programmable Logic Device)
- Umgang mit einem Programmentwicklungssystem ispLEVER Classic zum rechnergestützten Entwurf von Logikfunktionen mit Hilfe der Hardwarebeschreibungssprache VHDL.
- Realisierung einfacher Programmierübungen zu kombinatorischen und sequentiellen Schaltungen

Vorbereitung

Der zum Einsatz kommende ispMACH 4A5 ist ein Vertreter der CPLD-Schaltkreis-Familie. Er besitzt eine frei programmierbare AND/OR-Matrix, programmierbare Rückkopplungen und Ein- und Ausgabeblocke.

Theoretische Grundlage

- Informieren Sie sich mit Hilfe Ihrer Vorlesungsunterlagen und den Datenblätter im Internet über den Aufbau und die Funktion programmierbarer Logikschaltkreise, insbesondere von CPLD`s!

Hausaufgaben

Anhand zweier Programmierbeispiele soll der Vorteil des Einsatzes von programmierbaren Logikbausteinen, gegenüber mit diskreten Logikgattern aufgebauten Schaltungen, gezeigt werden. Es sind zwei digitale Schaltungen mit dem ispMACH 4A5 zu realisieren. Es ist Ihnen freigestellt in welcher der drei möglichen Abstraktionsebenen Sie die Programmierbeispiele realisieren.

1. Kombinatorische Schaltungen

1.1 Im Versuch Digitaltechnik 2 wurden drei Kode-Wandlerschaltungen von Dezimalzahlen (Aiken, 3-Exzess und Gray-Kode zu BCD) behandelt.

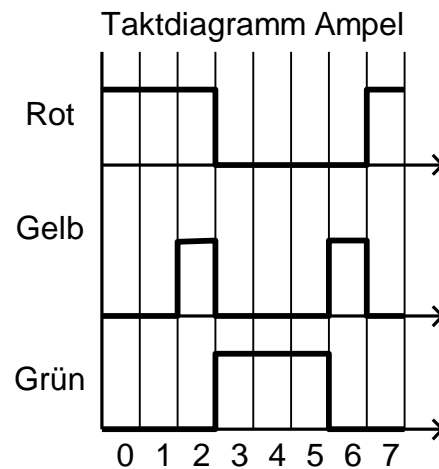
Erstellen Sie für einen 3-Exzess zu 7-Segment- **oder** Gray- zu 7-Segment- Kodewandler die Wahrheitstabelle und daraus mit Hilfe der KV- Tafeln die Ansprechgleichungen der einzelnen Segmente (a bis g).

Es wird zur Visualisierung eine 7-Segmentanzeige mit gemeinsamer Katode verwendet, deshalb sind die Ausgabesignale des ispMACH 4A5 „HIGH-aktiv“ zu generieren (HIGH-Pegel am Ausgang bedeutet, das entsprechende Segment leuchtet).

1.2 Erstellen Sie aus den Ansprechgleichungen für die einzelnen Segmente ein Programm in VHDL, mit der Programmierumgebung ispLEVER Classic, zur Programmierung des ispMACH 4A5.

2. Sequentielle Schaltungen

Eine Ampelsteuerung läuft nach gegebenem Taktdiagramm ab:



2.1 Erstellen Sie die Wahrheitstabelle des Zählers und die Ansteuerlogik für die Farben rot/gelb/grün! Entwickeln Sie daraus mit Hilfe der KV- Tafeln die Ansprechgleichungen. Zur Realisierung der Ampelsteuerung mit FF, sollen D-FF eingesetzt werden.

2.2 Erstellen Sie danach aus den erhaltenen Ansprechgleichungen erneut ein Programm in VHDL, zur Programmierung des ispMACH 4A5 nach frei wählbarer Abstraktionsebene!

2. Versuchsdurchführung

Die im Teil 1 des Versuches kombinatorische Schaltungen und im Teil 2 sequentielle Schaltungen entworfenen Programmgleichungen sind in der Programmierumgebung ispLEVER Classic in VHDL zu übersetzen und anschließend nach den Anweisungen des Versuchsbetreuers auf die entsprechenden CPLD zu übertragen! Nach Abschluss dieser Vorgänge werden die CPLD`s in einer dafür bereitgestellten Versuchsschaltung auf ihre richtige Funktion überprüft.

Sollten dabei Fehler auftreten, ist das Programm zu überarbeiten, die CPLD neu zu programmieren, bis eine vollständige Funktion der Schaltung gewährleistet ist!