

Prof. Bischoff**November 2016**Bearb.:Dipl.-Ing. (FH) Pohl

Versuchsziel

- Kennenlernen der Eigenschaften von kombinatorischen und sequentiellen Schaltungen
- Praktischer Umgang mit digitalen integrierten Schaltkreisen

Vorbereitung1. Theoretische Grundlage

Wiederholen Sie die Grundgesetze der Booleschen Algebra, die Vereinfachungsverfahren für Schaltfunktionen und den Entwurf von kombinatorischen und sequentiellen Schaltungen.

2. Hausaufgaben2.1 Kombinatorische Schaltungen

Die Dezimalzahlen 0...9 liegen in einer digitalen Schaltung in folgender Form verschlüsselt vor:

- 2.1.1 Aiken-Kode
- 2.1.2 3-Exzess-Kode
- 2.1.3 Gray-Kode

Zur Ansteuerung einer Ausgabeeinheit ist eine Umkodierung in den BCD-Kode erforderlich. Die Ausgabeeinheit besteht aus einem BCD-zu 7-Segment-Dekoder und einer 7-Segment-Ziffernanzeige. Erstellen Sie für die Aufgaben 2.1.1 bis 2.1.3 die Schaltungsbelegungstabellen, und ermitteln Sie für die 3 Lösungen jeweils die gekürzten Ansprech- und Nichtansprechgleichungen.

Für die Realisierung stehen alle Schaltkreise der Familie CD4000 zur Verfügung.

Kodetabelle

j	Dualsystem	BCD	Aiken	3-Exzess	Gray
0	0000	0	0	x	0
1	0001	1	1	x	1
2	0010	2	2	x	3
3	0011	3	3	0	2
4	0100	4	4	1	6
5	0101	5	x	2	7
6	0110	6	x	3	5
7	0111	7	x	4	4
8	1000	8	x	5	x
9	1001	9	x	6	x
10	1010	x	x	7	x
11	1011	x	5	8	x
12	1100	x	6	9	x
13	1101	x	7	x	x
14	1110	x	8	x	9
15	1111	x	9	x	8

Formen Sie die erhaltenen Lösungen für den Aiken-BCD-Kodewandler unter ausschließlicher Verwendung von 2-fach-NAND bzw. 2-fach-NOR-Gattern (CD4011 bzw. CD4001) um.

2.2 Sequentielle Schaltungen

Ein synchron arbeitender Dualzähler soll bei einem Steuersignal $A = 0$ zyklisch die Zahlen 5-3-2-7 erzeugen. Bei Steuersignal $A = 1$ soll er von jeder dieser Zahlen takt synchron in den Folgezustand 5 übergehen und stehen bleiben. Alle nicht verwendeten Zustände sind als redundant anzusehen.

Erstellen Sie den Grafen und die AT-Tabellen, und ermitteln Sie die Ansteuergleichungen für die Realisierung dieser Schaltung mit:

- D-Triggern.

Entwickeln Sie für die aufgebaute Lösung die komplette Schaltung (Logikplan, IS-Bedarf). Zur Realisierung stehen Ihnen beliebige Gatter der Schaltkreisfamilie CD4000 zur Verfügung (z.B. CD4013).

Versuch 1: Kombinatorische Schaltungen

Beachten Sie, dass sämtliche unbelegten Gattereingänge der CMOS-Schaltkreise auf definiertes Potential (Masse) zu legen sind!

Bauen Sie eine der entwickelten Kodierschaltungen nach der Vorgabe des Betreuers mit allen zur Verfügung stehenden Schaltkreisen der Familie CD4000 auf.

Schalten Sie an die Ausgänge $y_3 \dots y_0$ zur Darstellung der Ergebnisse als Dezimalzahl einen BCD-zu 7-Segment-Dekoder mit 7-Segmentanzeige!

Überprüfen Sie die Kodierschaltung mit Hilfe der vorgegebenen Kodetabelle!

Welche Dezimalzahlen stellen sich bei den redundanten Zuständen ein; überprüfen Sie diese anhand der praktischen Analyse der redundanten Zustände!

Bauen Sie für die vom Betreuer bereits vorgegebene Variante die Schaltung mit 2-fach-NAND bzw. 2-fach-NOR-Gattern auf.

Welche Anzahl an Gattern werden für die jeweilige Variante benötigt?

Versuch 2: Sequentielle Schaltungen

Die entworfene Zählerschaltung ist mit D-Triggern aufzubauen.

Schalten Sie an die Ausgänge $Q_2 \dots Q_0$, zur Darstellung der Ergebnisse als Dezimalzahl, einen BCD-zu 7-Segment-Dekoder mit 7-Segmentanzeige!

Der freie Eingang I_3 des BCD-zu 7-Segment-Dekoders ist auf Massepotential zu legen.